Infra-estrutura de Hardware Lista de Exercícios — Pipeline e Superescalar

1. Considere um sistema de computação que possui um CPU com palavras de 32 bits, cujo repertório é o do processador RISC V. Considere inicialmente que a CPU foi implementada com a técnica multi-ciclo e que a quantidade de ciclos de cada instrução é dada na tabela abaixo. Qual o tempo de execução e o CPI para uma implementação multi-ciclo executar o programa da Figura 1 abaixo? Suponha que o registrador x4 possui o valor 100 e os conteúdos das posições de memória 100 e 104 são respectivamente 10 e 10.

Tabela 1 – Ciclos por instrução para implementação multi-ciclo

Instrução	Nr. de ciclos
Aritméticas e deslocamento	4
Load double word – ld	5
Store double word - sd	4
Beq	4
Lui	3
Jal e Jalr	4

```
Ld x8, 4(x4)
       Ld x9, 8(x4)
       Ld x10, 12(x4)
       Ld x7, 0(x4)
       Bne x7, x8, endX
       Sub x7, x7, x8
       Sub x9, x9, $t2
       addi x7, x7, 1
       addi x10, x10, x8
       sub x10, x10, $1
       sub x8, x8, x9
       beg x0,x0, endY
endX: sub x9, x9, x10
       add x7, x7, x8
       addi x9, x9, -1
       addi x10, x10, -1
       add x10, x10, x8
       add x8, x8, x9
endY: sd x7, 0(x4)
       sd x8, 4(x4)
       sd x10, 12(x4)
```

 $Figura \ 1-Programa \ em \ linguagem \ de \ montagem$

- 2. Considere agora que a CPU foi implementada com um pipeline de 5 estágios conforme mostrado na Figura 2 abaixo deve executar o mesmo programa da questão anterior.
 - a. Calcule o tempo de execução e o CPI no pipeline da Figura 2 considerando que NOP's são inseridos na ocorrência de conflito de dados e de controle.
 Assuma o tempo de execução das instruções nos estágios do pipeline

conforme dado na Figura2. Qual o speed-up da implementação em pipeline em comparação com uma implementação multi-ciclo?

b. Aplique otimizações para resolver todos os conflitos de dados e de controle. Qual(is) a(s) otimização(ões) que você sugere para melhorar o desempenho do pipeline? Calcule o tempo de execução e o CPI com a(s) otimização(ões) sugerida(s). Qual o speed-up em comparação com a implementação multiciclo e com a implementação em pipeline sem otimizações?

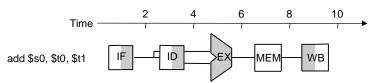


Figura2 - Pipeline de 5 estágios

- 3. Um problema sério na implementação em pipeline é a ocorrência de conflitos de dados. Descreva 1 técnica de software e 1 de hardware que resolvem este tipo de conflito detalhando se o desempenho é degradado ou não e se algum suporte adicional (arquitetura ou hardware) se faz necessário.
- 4. Considere agora o programa em linguagem de montagem do RISC V descrito a seguir. Os vetores A, B e C possuem dimensão igual a 2. A localização das variáveis na memória pode ser visualizada na figura abaixo, a qual contem os valores numéricos e simbólicos de cada endereço, bem como o correspondente conteúdo de memória. Por exemplo, a variável i possui o endereço numérico 128 e o seu valor inicial é 0. O vetor A possui o endereço inicial igual a 136 e o valor de A(0) é 5.

```
lui x7, 128
          srli x7, x7, 12
          1d x8, 0(x7)
          lui x9, 1
          srli x9, x9, 12
          beq x9, x8, fim
          1d x8, 16(x7)
loop:
          1d \times 10, 48(\times 7)
          beq x8, x10, oper_b
          beq x0,x0, oper_c
oper b: 1d \times 10, 32 \times (x7)
oper_c: jal x1, swap
         add x11, x11, x9
         addi x7, x7, 8
          slti x12, x11, 2
          bne x12, x0, loop
fim:
          break
          xor x8, x8, x10
swap:
          xor x8, x8, x10
          xor x10, x8, x10
          xor x10, x8, x10
          sd x8, 16(x7)
          jalr x0,0(x1)
```

Figura 3 – Programa em linguagem de montagem

Conteúdo memória End.simbólico		
End. numérico		Lina.simbolico
128	0	i
136		
144	5	A(0)
152	2	A(1)
160	1	B(0)
168	3	B(1)
176	-3	C(0)
184	2	C(1)
192		

Figura 4 – Localização e valores iniciais das variáveis na memória

- a- Calcule o tempo de execução e o CPI do programa da Figura 3 para uma implementação multi-ciclo da CPU
- b- Calcule o tempo de execução e o CPI do programa da Figura 3 no pipeline da Figura 2. Para resolver os conflitos de dados e de controle insira NOP's. Qual o speed-up em comparação com a implementação multi-ciclo
- c- O tempo calculado acima pode ser reduzido? Qual(is) a(s) técnicas de resolução de conflito que você sugere? Calcule o tempo de execução e o CPI com a(s) otimização(ões) sugerida(s). Qual o speed-up obtido com as otimizações?
- 5. Considere o programa em assembler do RISC V descrito abaixo o qual opera em um array de elementos inteiros (double word). O registrador x6 aponta para o início do array (da primeira posição) e o registrador x7 aponta para a última posição do array. O array possui 1000 elementos.

AND x8, x8, x0# x8 = 0 LOOP: LD x9, 0(x6) ADD x10, x8, x9 SD x10, 0(R1) ADD x8, x9, x0 ADDI x6, x6, 8 BNE x6, x7, LOOP

Figura 4 – Programa RISC V

- a. Calcule o CPI considerando uma implementação em pipeline com adiantamento e antecipação de desvio.
- b. Aplique agora a técnica de previsão dinâmica de desvio baseada em preditores de 2 bits no programa da Figura 4. Qual o novo CPI?
- 6. Considere uma implementação superscalar do RISC V que permite uma instrução aritmética e load OU branch e store serem executadas simultaneamente. Qual o CPI se executarmos o programa na Figura 4 na implementação superescalar?

- 7. Explique a técnica de loop-unrolling, esta técnica melhoraria o CPI da aplicação (figura 4) quando executada no RISC V superescalar?
- 8. Os processadores superescalares usam várias técnicas para explorar paralelismo de instrução ILP. Explique como funciona a técnica de escalonamento dinâmico. Quais as vantagens e desvantagens desta técnica em comparação às técnicas de escalonamento estático?
- 9. Explique como os conflitos do tipo RAW, WAR e WAW são resolvidos pelo algoritmo básico de escalonamento dinâmico (Tomasulo).
- 10. De que maneira o reorder buffer ajuda no escalonamento dinâmico com especulação?