Universidade Federal de Pernambuco

Graduação em Engenharia da Computação

Centro de Informática

**Proposta de Trabalho de Graduação**

**Layout Com Abordagem Multiclock para uma Porta Serial com Multiplamente Bufferizada e multicanal - McBSP**

**Aluno:** Raphael Lima Nobre de Almeida {rlna@cin.ufpe.br}

**Orientador:** Edna Barros {ensb@cin.ufpe.br}

Recife, 12 de Abril de 2012

Sumário

[1. Contexto 1](#_Toc321982177)

[2. Objetivos 2](#_Toc321982178)

[3. Cronograma 3](#_Toc321982179)

[4. Referências 4](#_Toc321982180)

# Contexto

A evolução tecnológica tem caminhado em direção à automação em vários setores como: industrial, doméstica, hospitalar, etc. No dia-a-dia são observados diversos dispositivos automatizados, quer seja o elevador ou um ponto eletrônico, mas o fato é que estão cada vez mais difundidos.

A aparição desses dispositivos se deve principalmente ao avanço na área de Microeletrônica que é responsável pela criação de circuitos integrados e pela miniaturização dos mesmos.

# Objetivos

A monografia terá como objetivo elaborar o layout do circuito integrado da Porta Serial com Multiplamente Bufferizada e multicanal - McBSP com uma abordagem enfática ao fato dela possuir múltiplos clocks. Esse layout é criado a partir de uma estrutura prévia chamada Netlist, que é a visão em portas lógicas e registradores do funcionamento da McBSP.

# Cronograma

Nesta seção, apresenta-se o cronograma de atividades previsto para o desenvolvimento desse Trabalho de Graduação. Abaixo, exibe-se a lista das atividades a serem realizadas para conclusão do trabalho proposto.

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **Atividades** | **Março** | | | | **Abril** | | | | **Maio** | | | | **Junho** | | | |
| Levantamento Bibliográfico e estudo |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  | |
| Elaboração do Layout |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  | |
| Elaboração da monografia |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  | |
| Preparação da Apresentação |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  | |

# Referências

1. Arvind (Instrutor). RTL-to-Gates Synthesis using Synopsys Design Compiler, 6.375 Tutorial 4, March 2, 2008. Disponível em <HTTP://csg.csail.mit.edu/6.375/>. Acesso em Março/2012.
2. Lira, Patrícia. Inclusão do Fluxo de Desenvolvimento de Chips no IPPROCESS. 2009. Dissertação – Universidade Federal de Pernambuco.
3. IPPROCESS. Processo de desenvolvimento de IP-cores. Desenvolvido pelo Brazil IP Network, 2006. Apresenta informações sobre o ipPROCESS. Disponível em: <http://www.brazilip.org.br/ipprocess>. Acesso em: Março/2012.
4. Texas Instruments (2003) “TMS320C6000 DSP Multichannel Buffered Serial Port (McBSP) Reference Guide”. Literature Number: SPRU580A. Texas, EUA.
5. Texas Instruments (2007) “TMS320C642x DSP Multichannel Buffered Serial Port (McBSP) Interface”. User’s Guide. Literature Number: SPRUEN2B. Texas, EUA.

[6] Kaeslin, Hubert . Digital Integrated Circuit Design - From VLSI Architectures to CMOS Fabrication. Cambridge University Press 2008