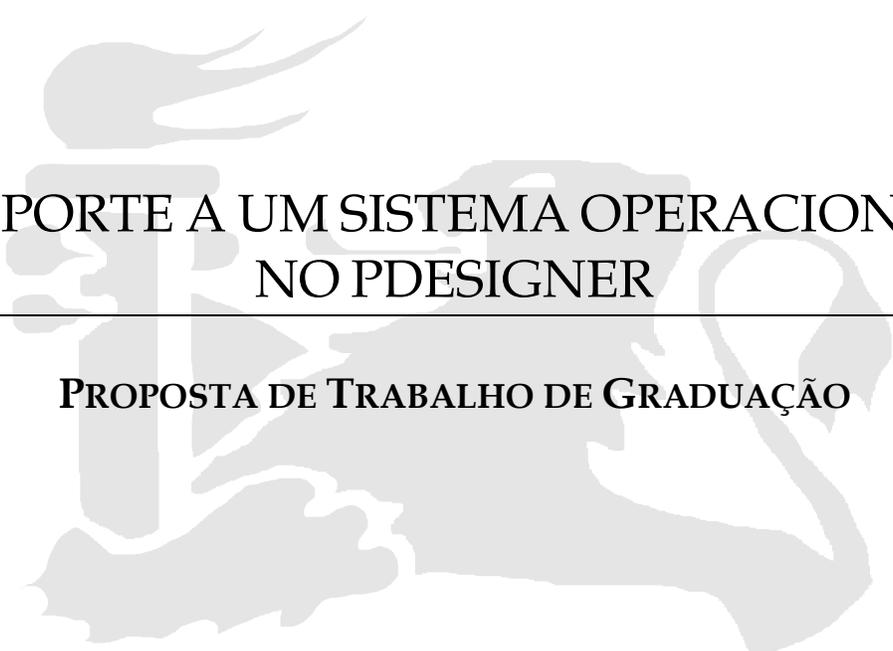


UNIVERSIDADE FEDERAL DE PERNAMBUCO

GRADUAÇÃO EM ENGENHARIA DA COMPUTAÇÃO
CENTRO DE INFORMÁTICA

2010.1



SUORTE A UM SISTEMA OPERACIONAL
NO PDESIGNER

PROPOSTA DE TRABALHO DE GRADUAÇÃO

Aluno
Orientador

Igino Musselman Chaves
Edna Natividade da Silva Barros

{imc@cin.ufpe.br}
{ensb@cin.ufpe.br}

15 de março de 2010

Índice

1. CONTEXTO.....	3
2. OBJETIVOS.....	5
4. CRONOGRAMA.....	6
5. REFERÊNCIAS	7
7. ASSINATURAS.....	8

1. Contexto

A convergência tecnológica tem tornado o projeto de sistemas eletrônicos cada vez mais desafiador principalmente em projetos de dispositivos móveis, onde se tem um número maior de restrições que precisam ser satisfeitas, sejam restrições de usabilidade (telas touch-screen, reconhecimento de gestos e voz, designs mais intuitivos), sejam restrições físicas de implementação (tamanho/peso do dispositivo, durabilidade de bateria, capacidade de processamento, canais de comunicação). Além disto, a natural popularização de tais dispositivos gera uma demanda crescente de mercado, exigindo um menor time-to-market e uma redução nos custos de produção.

Para satisfazer todas essas exigências de projeto e de mercado, diversas ferramentas, tecnologias e processos têm sido continuamente desenvolvidos e aprimorados com a finalidade de facilitar o projeto e desenvolvimento de sistemas eletrônicos. Dentre algumas facilidades desejadas, a automatização de processo de desenvolvimento antes manual, a elevação de níveis de abstração no projeto e desenvolvimento do sistema, um bom suporte à depuração e integração com soluções já existentes testes são pontos cruciais.

A automatização de fases do processo de desenvolvimento, antes manuais reduz consideravelmente o tempo de desenvolvimento, além de evitar a inserção de erros através do processo manual. Outra forma de reduzir o tempo de desenvolvimento se dá através da elevação do nível de abstração no projeto do sistema. A possibilidade de modelar o sistema em níveis de abstração cada vez mais altos (System Level Design) elimina a necessidade de se levar em conta detalhes a princípio irrelevantes, tais como frequências de clock, mecanismos de sincronismo, tecnologia alvo e separação entre hardware e software, focando todo o esforço na exploração do espaço de projeto. É interessante que essa elevação no nível de abstração tenha uma correspondência, uma integração com ferramentas, tecnologias ou processos já em uso, seja através de metodologias de síntese de alto nível, seja através de mecanismos de co-simulação.

A CoWare dispõe de uma ferramenta EDA [1] para rápida modelagem de sistemas utilizando o conceito de plataformas virtuais. Com isso, permite uma primeira versão do sistema esteja disponível numa fase bastante inicial do projeto sob forma de uma plataforma virtual, facilitando assim o desenvolvimento do software (aplicação específica, *port* de um sistema operacional). Desta forma, tem-se um grande aumento na produtividade, uma vez que plataformas virtuais provêm observabilidade, controlabilidade, execução determinística e depuração não intrusiva, itens impossíveis de se obter com o hardware físico.

De forma semelhante, a Forte Design Systems [2] oferece uma ferramenta capaz de modelar no nível de sistema (Electronic System Level - ELS) e gerar um modelo correspondente em níveis mais baixos de especificação (Register Transfer Level - RTL), através de um sintetizador de alto nível.

Outra ferramenta, a SCE (SoC Environment) [3], também permite a modelagem, síntese e validação de sistemas. A exploração do espaço de projeto é feita de forma interativa através de vários refinamentos durante o processo de desenvolvimento.

O PDesigner [4] é um framework que permite a modelagem e simulação de sistemas multiprocessados. Assim como a CoWare e a Forte, SystemC [5] é usada como base para a modelagem dos componentes da plataforma virtual. Os processadores são descritos na linguagem de descrição de arquiteturas ArchC [6] e utiliza o padrão SPIRIT [7] para distribuição de IP Cores.

2. Objetivos

O objetivo deste trabalho de graduação é adicionar ao PDesigner um suporte ao porte e execução do sistema operacional uClinux [8]. Para esse suporte, o PDesigner deverá suportar todos os componentes de plataforma necessários à execução de um sistema operacional, a saber:

- Um processador com recursos suficientes
- Um barramento
- Uma ou mais memórias
- Um controlador de interrupção
- Uma UART
- Um timer

A adição destes componentes ao PDesigner será feita respeitando o padrão SPIRIT para distribuição de IP Cores, e especificados através da linguagem SystemC, exceto o processador que será descrito na linguagem ArchC.

O processador a ser utilizado será o Sparc [9], seguindo sua especificação da versão 8. O processador terá recursos suficientes para execução de uma aplicação complexa com um sistema operacional embarcado - uClinux. Estes recursos incluem principalmente instruções privilegiadas e tratamento de underflow e overflow.

Além disso, será permitido gerar automaticamente a imagem do sistema operacional uClinux de acordo com as seguintes decisões de projeto:

- Mapeamento de endereço de dispositivos
- Número de janelas de registradores do processador
- Quantidade de memória da plataforma
- Endereço inicial de execução da aplicação (sistema operacional)
- Frequência do clock do processador

Uma vez gerada a imagem do sistema operacional de acordo com as especificações do projetista, tanto a plataforma virtual gerada quanto a imagem do sistema operacional poderão ser depuradas concorrentemente.

Este trabalho será dividido nas seguintes etapas:

1. Integração dos componentes ao PDesigner
Especificação dos componentes segundo o padrão SPIRIT.
2. Montagem da plataforma
Geração do arquivo fonte principal da plataforma de acordo com os componentes e as decisões de projeto.
3. Simulação e validação

Simulação da plataforma com a imagem do sistema operacional, explorando o espaço de projeto.

4. Cronograma

O cronograma segue como uma base para as datas das principais atividades e etapas do processo de desenvolvimento do trabalho de graduação.

ATIVIDADES	MARÇO			ABRIL			MAIO			JUNHO		
Estudo do framework PDesigner	█	█	█									
Integração dos componentes			█	█	█							
Geração da plataforma					█	█	█					
Simulações e testes							█	█	█			
Elaboração do relatório							█	█	█	█	█	
Preparação da apresentação										█	█	█
Apresentação do trabalho												█

5. Referências

- [1] CoWare – Online, acesso em 15/03/2010 na url:
<http://www.coware.com/products/virtualplatform.php>
- [2] Forte Design Systems – Online, acesso em 15/03/2010 na url:
<http://www.fortedes.com/highleveldesign/index.asp>
- [3] SoC Environment – Online, acesso em 15/03/2010 na url:
<http://www.cecs.uci.edu/~cad/sce.html>
- [4] PDesigner – Online, acesso em 15/03/2010 na url:
<http://www.cin.ufpe.br/~pdesigner/drupal2/>
- [5] SystemC – Online, acesso em 15/03/2010 na url:
<http://www.systemc.org>
- [6] ArchC – Online, acesso em 15/03/2010 na url:
<http://www.archc.org/>
- [7] SPIRIT Consortium – Online, acesso em 15/03/2010 na url:
<http://www.spiritconsortium.com/>
- [8] uCLinux – Online, acesso em 15/03/2010 na url:
<http://www.uclinux.org/>
- [9] Sparc International Inc – Online, acesso em 15/03/2010 na url:
<http://www.sparc.com>
- [10] L. Cai; D. Gajski. **Transaction Level Modeling in System Level Design**. Technical Report, CECS, 2003
- [11] F. Ghenassia. **Transaction Level Modeling with SystemC: TLM Concepts and Applications for Embedded Systems**. Springer, 1ª edição, 2005.
- [12] A. Nowarzyk. **The Sparc Architecture Manual, version 8**. SPARC International, 1992.

7. Assinaturas

Edna Natividade da Silva Barros
Orientador

Igino Musselman Chaves
(Proponente)

15 de março de 2010.