



Universidade Federal de Pernambuco

Centro de Informática
Graduação em Engenharia da Computação
2008.1

Análise de diferentes implementações de um IP Core de interface com dispositivos de E/S

Proposta de Trabalho de Graduação

Aluno: Luciano de Moura Silva (lms4@cin.ufpe.br)

Orientador: Edna Natividade da Silva Barros (ensb@cin.ufpe.br)

Recife, 18 de março de 2008

Índice

1.Contexto.....	1
2.Objetivos.....	2
3.Cronograma.....	3
4.Referências.....	4
5.Assinaturas.....	4

1. Contexto

A complexidade dos sistemas embarcados tem crescido bastante, acompanhando o aumento da demanda por dispositivos eletrônicos contidos nos mais variados produtos. Atualmente, o processo de desenvolvimento de tais dispositivos tem usado amplamente o conceito de *System-on-Chip* (SoC), isto é, sistemas onde vários blocos de componentes (IP Cores) são integrados em um único circuito integrado. IP Cores (*Intellectual Property Cores*) são unidades reusáveis de lógica, células ou projetos de layout de circuitos, licenciados, e que podem ser usados em projetos de circuitos integrados de aplicação específica (ASIC) ou para prototipação em FPGA's[1].

Projetos de IP Cores de componentes periféricos de um SoC geralmente necessitam da construção de um driver. Os drivers são softwares que permitem que outros softwares, de mais alto-nível, interajam com dispositivos de hardware. É importante ressaltar que os drivers devem focar nas capacidades que são fornecidas pelo dispositivo (o mecanismo) e não em como essas capacidades serão usadas (a política) [2].

A grande variedade de aplicações possíveis atualmente com dispositivos integrados em SoC's, demanda um estudo de como escolher da melhor maneira a forma como esses dispositivos devem ser incorporados ao sistema, isto é, a determinação de uma interface com o dispositivo e um driver para esta. É importante também determinar qual desses módulos deve concentrar a maior complexidade, visto que um hardware mais complexo tende a aumentar o desempenho, mas também o custo de desenvolvimento e a área em circuito. Em contrapartida, um hardware mais simples acarreta em um driver mais complexo para que o sistema permita a utilização de todas as capacidades do dispositivo.

2. Objetivos

O objetivo deste trabalho é analisar o desempenho de diferentes implementações de um IP Core de interface com um dispositivo de E/S. Para este estudo, serão implementadas três interfaces para o controlador PCF8833 de display de telefones celulares. Essas interfaces serão incorporadas a uma plataforma contendo processador, memórias e barramento, capaz de executar o sistema operacional μ CLinux. Será desenvolvido também um driver para cada implementação da interface, que será integrado ao sistema operacional. A plataforma será baseada no processador Nios II [3] e será prototipada em FPGA para avaliação dos recursos, elementos lógicos e blocos de memória, necessários para cada implementação, bem como o desempenho na comunicação entre os componentes e seus respectivos drivers.

O estudo também possibilitará criar modelos de interfaces para componentes periféricos de um SoC, auxiliando na escolha da abordagem na implementação da interface de acordo com as necessidades da aplicação à qual o periférico se destinará. Além disso, possibilitará a automatização da criação de drivers e de estruturas de testes para tais interfaces.

3. Cronograma

	Mês													
Atividade	Março				Abril				Maio				Junho	
Definição do escopo e estruturação da Proposta														
Implementação das diferentes interfaces para o controlador de display PCF8833														
Implementação do driver de cada interface														
Verificação dos módulos implementados														
Integração dos módulos a uma plataforma em FPGA														
Análise de desempenho e recursos utilizados														
Escrita do Relatório Final														
Preparação da Apresentação Oral														

4. Referências

[1] Definição de IP Core

URL: <http://en.wikipedia.org/wiki/IP-core>

[2] O papel de um Device Driver

Rubini, A., Corbet, J., **Linux Device Drivers**, 2nd Edition, 586 p., 2001.

[3] Processador Nios II

URL: <http://www.altera.com/products/ip/processors/nios2/ni2-index.html>

5. Assinaturas

Recife, 18 de março de 2008

Edna Natividade da Silva Barros (Orientadora)

Luciano de Moura Silva (Aluno)