



UNIVERSIDADE FEDERAL DE PERNAMBUCO  
GRADUAÇÃO EM ENGENHARIA DA COMPUTAÇÃO  
CENTRO DE INFORMÁTICA

# ANÁLISE PARA INCLUSÃO DO FLUXO DE DESENVOLVIMENTO DE CHIPS NO IPPROCESS

---

PROPOSTA DE TRABALHO DE  
GRADUAÇÃO

**Aluna:** Patricia Freire Araujo Lira (pfal@cin.ufpe.br)

**Orientadora:** Edna Natividade Silva Barros (ensb@cin.ufpe.br)

Junho de 2006

# Índice

1	Contexto.....	3
2	Objetivo .....	5
3	Cronograma.....	6
4	Referências .....	7
5	Assinaturas .....	8

# 1 Contexto

---

Gordon Moore, co-fundador da Intel, verificou que a cada 18 meses a quantidade de transistores e a capacidade de processamento das máquinas dobra enquanto os custos permanecem constantes. Esta verificação ficou conhecida como "Lei de Moore" e pode ser observada na Figura 1.

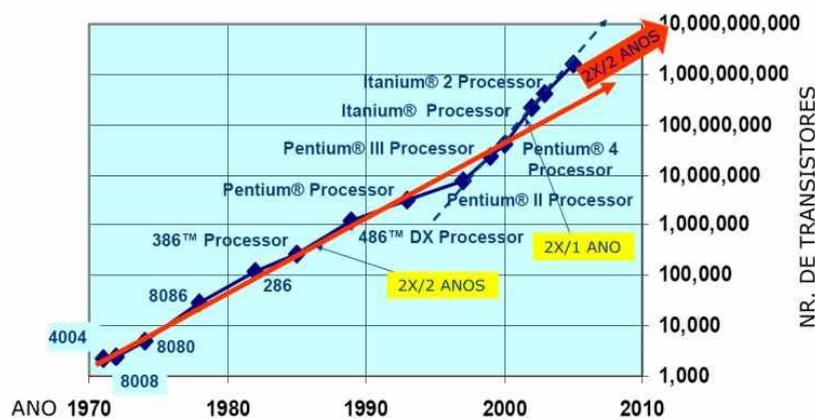


Figura 1. Gráfico ilustrativo da lei de Moore.

Este aumento da complexidade estrutural e a diminuição do tamanho dos chips, juntamente com a redução do tempo de projeto exigem cada vez mais do projetista de hardware um bom planejamento e organização.

Adicionalmente, a demanda cada vez maior por produtos eletrônicos e a crescente capacidade de integração dos chips direcionaram a metodologia de projeto de sistemas embarcados para sua integração em um único chip (System-on-Chip, ou SoC). Essa metodologia utiliza componentes previamente projetados e verificados (IP-core) como uma alternativa de disponibilizar os sistemas dentro dos prazos esperados, sem perder o time-to-market do mercado consumidor.

Os processos de desenvolvimento surgem como alternativas para estruturar um conjunto de passos ordenados para o desenvolvimento do produto. Existem diversos tipos de processos de desenvolvimento voltados para o projeto de software, como o RUP[1], mas ainda são escassos aqueles direcionados para o projeto de chips.

O estilo comum de projeto de circuitos integrados não é bem definido nem padronizado podendo prejudicar a qualidade do produto e o time-to-market. A falta de planejamento pode acarretar em chips fabricados com falhas de manufatura que não são possíveis de serem detectadas. Como um fio, por uma falha de produção, estar sempre travado em nível lógico '1', por exemplo.

Um dos poucos processos voltados para o desenvolvimento de IP-cores, o ipProcess[2], tem fluxo que abrange apenas até etapa de prototipação em FPGA.

## 2 Objetivo

---

O objetivo deste trabalho consiste em uma análise para a extensão do ipProcess, processo de desenvolvimento de IP-cores[4], para a inclusão do fluxo de desenvolvimento de circuitos integrados.

A inclusão de disciplinas que abrangem o fluxo de ASIC no ipProcess visa sistematizar e melhorar o fluxo de desenvolvimento, apresentando uma forma de planejamento e estruturação que resultem em ASICs mais reusáveis e com uma maior qualidade. As novas atividades deverão sugerir estratégias padronizadas para inserção de estruturas de teste, síntese de layout, verificação, documentação e base de dados baseados em estratégias de organizações conceituadas, como o VSIA (Virtual Socket Interface Alliance)[3].

O estudo de caso será o projeto do circuito integrado de um microcontrolador 8051, previamente prototipado em FPGA, como forma de validar o fluxo de projeto e colher informações necessárias para a identificação das disciplinas e atividades a serem acrescentadas ao processo.

### 3 Cronograma

A tabela a seguir representa o cronograma a ser seguido durante a elaboração do trabalho de graduação aqui proposto.

Cronograma de atividades do TG													
Atividade	Junho			Julho				Agosto			Setembro		
Definição do escopo do TG	█	█											
Estruturação da proposta de TG			█	█									
Formalização do fluxo de desenvolvimento de ASIC seguido					█	█	█						
Escrita dos resultados obtidos durante o fluxo de desenvolvimento seguido					█	█	█						
Análise dos resultados obtidos com o estudo de caso							█	█	█				
Identificação das disciplinas a serem adicionadas ao ipProcess								█	█				
Identificação das atividades a serem acrescentadas								█	█	█	█		
Elaboração do relatório final					█	█	█	█	█	█	█	█	
Elaboração da apresentação final												█	█

## 4 Referências

---

[1] Kruchten, Philippe "The Rational Unified Process: An Introduction. Object Technology Series." Addison-Wesley, July 2000

[2] Lima, Marília (2005) "ipProcess: Um Processo de Desenvolvimento de Módulos de Propriedade Intelectual com Implementação em FPGA´s". Dissertação de Mestrado em Ciência da Computação, Centro de Informática, UFPE.

[3] VSI Alliance  
<http://www.vsi.org>

[4] Definição de IP-core  
[http://en.wikipedia.org/wiki/IP\\_core](http://en.wikipedia.org/wiki/IP_core)

[5] Definição de circuito integrado  
[http://en.wikipedia.org/wiki/Integrated\\_circuit](http://en.wikipedia.org/wiki/Integrated_circuit)

## 5 Assinaturas

---

---

Prof. Ph.D. Edna Natividade Silva Barros  
**Orientadora**

---

Patricia Freire Araujo Lira  
**Aluna**