



PROPOSTA DE TRABALHO DE GRADUAÇÃO

DESENVOLVIMENTO DE MODELO DO MICROCONTROLADOR  
INFINEON TriCORE 1.3 PARA INTEGRAÇÃO EM AMBIENTES DE  
PROJETO A NÍVEL DE SISTEMA

---

**Aluno:** Diogo José Costa Alves <[djca@cin.ufpe.br](mailto:djca@cin.ufpe.br)>

**Orientadora:** Edna Natividade da Silva Barros <[ensb@cin.ufpe.br](mailto:ensb@cin.ufpe.br)>

Recife, 25 de Maio de 2005.

---

O projeto de sistemas embarcados complexos apresenta um desafio crescente para projetistas. De um lado cresce tremendamente a demanda por aplicações sofisticadas que usam sistemas embarcados. Do outro, os produtos desse mercado tem um tempo de vida relativamente curto em relação a outras aplicações. Essa peculiaridade exige um reduzido time-to-market[1] para que o produto final seja competitivo no mercado. Este, exige novas ferramentas e métodos para um suporte efetivo desses sistemas. Uma abordagem promissora para o projeto de sistemas embarcados complexos é o projeto baseado em plataforma, *Platform Based Design* (PBD)[2], cujo objetivo é reduzir o tempo de desenvolvimento de sistemas digitais ao adotar a estratégia de restringir o espaço de exploração, conjunto de componentes configuráveis, da arquitetura disponível para o projetista. Normalmente plataformas baseadas em processadores são utilizadas para implementar a arquitetura destino do sistema embarcado.

Um passo crítico no PBD é o mapeamento da aplicação na arquitetura destino. Durante o mapeamento ambas partes do sistema, computacional e de comunicação, são implementadas na arquitetura. Em seguida se faz necessário checar se o sistema possui a funcionalidade desejada. Tão importante quanto é verificar o impacto das características não-funcionais da arquitetura. Esse impacto reflete na performance, consumo de potência e área ocupada do sistema digital. Usualmente o mapeamento é realizado manualmente, essa tarefa que consome um tempo considerável e é passível de erro por envolver o entendimento de um grande número de detalhes da arquitetura. Uma consequência desse fato é que os projetistas acabam por reduzir cada vez mais o espaço de exploração de projeto.

Antes da implementação física do sistema é necessário capturar informação funcional e não-funcional sobre o sistema. Essas informações dirigem as decisões dos projetistas sobre a modificação do mapeamento, arquitetura ou mesmo da própria aplicação. A informação necessária é recolhida durante a fase de análise. E apesar de muitas outras técnicas, projetistas continuam a considerar a simulação o mecanismo de verificação de maior confiança.

Para descrever o componente principal da plataforma, o processador, são usadas algumas linguagens de descrição de arquitetura, *Architecture Description Languages* (ADL). ArchC[3] é uma ADL baseada em SystemC[4] desenvolvida no IC-UNICAMP[5] em conjunto com GrecO-UFPE[6]. Ela tem sido desenvolvida para suportar a exploração do espaço de projeto de novas arquiteturas de processadores e geração automática de ferramentas de software como montadores, simuladores e back-ends para compiladores. Isso permite ao projetista descrever arquiteturas de processadores em modelos de ciclo-exato e criar simuladores SystemC dessas descrições. Até momento modelos processadores RISC e microcontroladores CISC foram descritos com sucesso utilizando a linguagem. Pelo fato de ArchC ser baseada na linguagem de código aberto SystemC, a qual está se tornando padrão no projeto de hardware e sistemas, torna-se fácil incorporar novas funcionalidades a linguagem e integrá-la com outras ferramentas.

---

## OBJETIVOS

Nós propomos a implementação de um modelo a nível de sistema, do microcontrolador Infineon TriCore 1.3[7] utilizando a ferramenta de modelagem de processadores ArchC e o conjunto de ferramentas da linguagem de especificação SystemC. A base para o modelo é a documentação oficial do microcontrolador TriCore, em especial a descrição do conjunto de instruções. O TriCore 1.3 microcontrolador[1] de 32-bit com características especiais para o processamento de sinais[1] e com arquitetura otimizada para aplicações de tempo real[1].

Um pré requisito importante é que o modelo final, código SystemC gerado, possa ser utilizado como destino de software em C/C++ gerados com o compilador GCC[8] ou similar. Os casos de testes podem ser os algoritmos da suíte de benchmark EEMBC[9], isso permitirá a comparação do modelo desenvolvido com uma implementação comercial em FPGA já existente.

## CRONOGRAMA

Atividade	Mês															
	Maio				Junho				Julho				Agosto			
Configurar ambiente de desenvolvimento e testes. Selecionar instruções a serem implementadas de acordo com os programas do benchmark da EEMBC.	█	█	█	█												
Implementação e teste das instruções selecionadas do modelo funcional do processador.			█	█	█	█	█									
Implementar suporte a leitura dos arquivos de saída do GCC e verificar modelo com os programas EEMBC.					█	█	█	█								
Realizar estudo comparativo entre o modelo desenvolvido e implementação existente em FPGA.							█	█	█							
Realizar estudo comparativo usando o modelo desenvolvido em uma plataforma já existente.								█	█	█						
Elaborar Relatório.							█	█	█	█			█	█		
Elaborar Apresentação.														█	█	

## REFERÊNCIAS

---

[1]	Frank Vahid e Tony Givardis. <i>Embedded System Design: A unified Hardware/Software intruduction</i> , John Wiley & Sons, 2002
[2]	A. Sangiovanni-Vincentelli. <i>Defining plataform-based design</i> , EE-Design, Março 2002.
[3]	Sandro Rigo, Rodolfo Azevedo and Guido Arauj. <i>The ArchC Architecture Language 1.2</i> , Tech. Rep. IC-03-15, Instituto de Computação da Universidade de Campinas, Dezembro 2004.
[4]	Open SystemC Iniziave. <a href="http://www.systemc.org/">http://www.systemc.org/</a> , em Maio 2005.
[5]	Laboratório de Sistemas Computacionais da Universidade Estadual de Campinas. <a href="http://www.ic.unicamp.br/">http://www.ic.unicamp.br/</a> , em Maio 2005.
[6]	Grupo de Engenharia de Computação da Universidade Federal de Pernambuco. <a href="http://www.cin.ufpe.br/">http://www.cin.ufpe.br/</a> , em Maio 2005.
[7]	Infineon Tricore. <a href="http://www.infineon.com/tricore/">http://www.infineon.com/tricore/</a> , em Maio 2005.
[8]	GNU Compiler Collection. <a href="http://gcc.gnu.org/">http://gcc.gnu.org/</a> , em Maio 2005.
[9]	The Embedded Microprocessor Benchmark Consortium, <a href="http://www.eembc.org/">http://www.eembc.org/</a> , em em Maio 2005.

---

Recife, 25 de Maio de 2005.

---

Edna Natividade da Silva Barros  
(Orientadora)

---

Diogo José Costa Alves  
(Proponente)